

10 Rec'd PCT/TC 12 JUL 2004



REC'D 06 FEB 2003	
WIPO	PCT

**Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung**

Aktenzeichen: 102 00 917.1
Anmeldetag: 12. Januar 2002
Anmelder/Inhaber: Philips Corporate Intellectual Property GmbH,
Hamburg/DE
Bezeichnung: Treiberschaltung zur Steuerung eines resonanten
Konverters
IPC: H 02 M 1/08

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-
sprünglichen Unterlagen dieser Patentanmeldung.

München, den 16. Januar 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Weller

Weller

**PRIORITY
DOCUMENT**

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)



BESCHREIBUNG

Treiberschaltung zur Steuerung eines resonanten Konverters

Die Erfindung betrifft eine Treiberschaltung zur Steuerung von oberen und unteren Schaltmitteln zum Umsetzen einer Gleichspannung U_d in eine getaktete Ausgangs-
5 pannung U_a für einen resonanten Konverter mit einem Hochspannungsteil zur Steuerung der oberen Schaltmittel und einem Niederspannungsteil zur Steuerung der unteren Schaltmittel, die die Schaltmittel im Wechsel zueinander einschalten, wobei die Einschaltphasen der Schaltmittel durch Totzeitphasen voneinander getrennt sind.

- 10 Konverter mit Resonanzkreiselementen, sogenannte resonante Konverter, dienen zur Versorgung einer an seinem Ausgang angeschlossenen Last mit einer Gleichspannung oder mit einem Gleichstrom bzw. einer Wechselspannung mit einem Wechselstrom. Sie können vielfältig eingesetzt werden und werden insbesondere zum Betrieb von Gasentladungslampen, Bildschirmen, Audiogeräten oder in der Fahrzeugtechnik verwendet.
- 15 Resonante Konverter können als DC/DC-Konverter oder als DC/AC-Konverter ausgeführt sein.

- Innerhalb resonanter Konverter der eingangs genannten Art wird eine Gleichspannung U_d mittels einer aus Schaltern bestehenden Brückenschaltung oder Halbbrückenschaltung in eine getaktete Wechselspannung U_a umgesetzt, die zwischen einer hohen Spannung U_d und einer Nullspannung wechselt. Die getaktete Wechselspannung wird einer Schaltung mit mindestens einem induktiven und einem kapazitiven Resonanzkreiselement, also mit induktiven und kapazitiven Blindwiderstandsanteilen, so zugeführt, dass in der Schaltung bei einem Betrieb oberhalb der Resonanzfrequenz ein
25 näherungsweise sinusförmiger Wechselstrom fließt. Dieser Wechselstrom wird dann ausgangsseitig gleichgerichtet und geglättet und als Versorgungsspannung für eine an den Konverter angeschlossene Last verwendet. Durch Anpassung der Schaltfrequenz für die Schalter kann eine Anpassung an Laständerungen und

Eingangsspannungsschwankungen vorgenommen werden.

Bei resonanten Konvertern wird zur Verringerung des Schaltungsaufwands und zur Vermeidung von Schaltverlusten ein sogenannter ZVS-Betrieb (Zero Voltage

- 5 Switching) angestrebt, wobei üblicherweise Transistoren, insbesondere MOSFETs, als Schalter verwendet werden. Unter ZVS-Betrieb wird hier und im Folgenden das Einschalten der Schalter (Überführen in den leitenden Zustand) bei möglichst kleiner Schalterspannung, vorzugsweise im Nahbereich von null Volt, verstanden. Um ZVS-Betrieb zu ermöglichen, müssen Totzeitphasen vorgesehen sein, in denen alle Schalter
- 10 des Konverters ausgeschaltet, also im nicht leitenden Zustand sind. Hierfür muss die Ausgangsspannung U_a vor dem Einschalten des an der hohen Spannung U_d anliegenden Teils der Brücken- bzw. Halbbrückenschaltung auf U_d angehoben werden, und entsprechend die Ausgangsspannung U_a vor dem Einschalten des am Nullpotential anliegenden Teils der Brücken- bzw. Halbbrückenschaltung auf Null Volt abgesenkt
- 15 werden. Dies wird erreicht durch geeignete Dimensionierung der Induktivität des resonanten Konverters im Zusammenhang mit dem Konverterstrom und den Kapazitäten der Transistoren sowie eventuell parallel angeordneter Kondensatoren.

- Zur Ansteuerung des oberen Schalters in der Halbbrücke (bzw. der beiden oberen in
- 20 einer Vollbrücke) wird ein auf dem Potential des Schalters liegendes Signal benötigt, welches zeitlich entsprechend genau zu den Signalen des unteren Schalters passen muss. Das Potential dieses Schalters schwankt gemeinsam mit U_a zwischen dem Nullpotential und U_d . Es gibt zwei verlustfreie Verfahren zum Umsetzen von Potentialen, die jedoch beide erhebliche Nachteile mit sich bringen. Zum einen können
- 25 Übertrager mit Potentialtrennung verwendet werden. Diese Lösung ist teuer, wobei der Schaltungsaufwand für ein schnelles Ausschalten zum Minimieren der Schaltverluste eines erheblichen Aufwands bedarf. Zum anderen können schnelle Optokoppler verwendet werden, die allerdings ebenso sehr teuer sind und für die zusätzliche Treiberschaltungen notwendig sind.

Das heute üblicherweise verwendete, vollintegrierte Verfahren ist die Übertragung der Ein- und Ausschaltinformationen mittels kurzer Impulse eines Taktgebers auf eine über einen Bootstrap – Kondensator gespeiste, mit dem Transistorpotential gleitende High Side Logik. Aufgrund der hohen Spannungsdifferenzen kommt es dabei trotz kleiner

5 Ströme und kurzer Impulse schon zu einem beachtlichen Leistungsverbrauch. Da diese Leistung im Chip entsteht und als Wärme abgeführt werden muss, wird hierdurch der Frequenzbereich begrenzt und der Wirkungsgrad des resonanten Konverters reduziert. Dies ist vor allem im Schwachlastbetrieb von resonanten Netzteilen, wenn das Netzteil nur eine geringe Leistung liefern muss, nachteilig, da aufgrund der Regelung dann auch

10 die Frequenz und damit die für Level Shift und Ansteuerung benötigte Leistung ansteigt.

Die Aufgabe der vorliegenden Erfindung ist es daher, eine Treiberschaltung der eingangs genannten Art zu schaffen, bei der ein besserer Wirkungsgrad möglich ist.

15

Diese Aufgabe wird bei einer Treiberschaltung der eingangs genannten Art gelöst durch einen ersten Schaltungsteil, der die Einschaltdauer $\Delta t_{\text{ein}3}$ der oberen Schaltmittel (T3) in Abhängigkeit von der Einschaltdauer $\Delta t_{\text{ein}4}$ der unteren Schaltmittel (T4) steuert, und Steuersignale vom Niederspannungsteil (NT) ausschließlich während der Einschalt-

20 dauer $\Delta t_{\text{ein}4}$ der unteren Schaltmittel (T4) erhält.

Der Kerngedanke der Erfindung besteht somit darin, dass die Signale zum Ein- und Ausschalten der oberen Schaltmittel ohne die Notwendigkeit der Übertragung eines Taktsignals erzeugt werden.

25

Während bei aus dem Stand der Technik bekannten Treiberschaltungen die Leistungsaufnahme proportional mit dem Anstieg der Schaltfrequenz steigt, bleibt die Leistungsaufnahme bei der erfindungsgemäßen Treiberschaltung konstant auf einem sehr niedrigen Niveau. Somit wirkt der Hochspannungsteil der Treiberschaltung nicht mehr

30 begrenzend auf die Taktfrequenz, mit der die Treiberschaltung betrieben werden kann,

da aufgrund der geringeren Leistungsaufnahme die Wärmedissipation in der Treiberschaltung wesentlich reduziert ist. Im Ergebnis kann der Wirkungsgrad der Treiberschaltung um ein Vielfaches erhöht werden. Dies gilt insbesondere für den Schwachlast- und den Standby-Betrieb.

5

Ein weiterer erheblicher Vorteil besteht darin, dass aufgrund der geringeren Dissipationswärme eine höhere Integrationsmöglichkeit für ICs, in denen eine solche Treiberschaltung realisiert ist, besteht, es wird insbesondere ein vollintegriertes Kleinstnetzteil möglich. Dabei erfolgt die Steuerung einfach durch Vorgabe der Frequenz, das Tastverhältnis und die Totzeitphasen stellen sich automatisch ein.

10

In einer einfachen und günstigen Ausgestaltung der erfindungsgemäßen Treiberschaltung weist der erste Schaltungsteil mindestens eine erste integrierende Schaltungsanordnung auf, die während der Einschaltdauer $\Delta t_{\text{ein}4}$ der unteren Schaltmittel geladen wird und während der Einschaltdauer $\Delta t_{\text{ein}3}$ der oberen Schaltmittel entladen wird. Diese erste integrierende Schaltungsanordnung kann insbesondere mindestens einen Integrationskondensator sowie eine Ladeschaltung und eine Entladeschaltung aufweisen, wobei die Ladeschaltung und die Entladeschaltung bevorzugt jeweils eine Konstantstromquelle aufweisen.

15

Durch Aufladen des Integrationskondensators mit einer Konstantstromquelle erhält man ein genaues Maß für die Zeitdauer, für die die unteren Schaltmittel eingeschaltet waren, und kann durch Entladen des Integrationskondensators über eine Konstantstromquelle, deren Strom I dem Strom während des Ladens des Kondensators entspricht, abgerufen werden. Es sind aber auch andere Ausführungsformen denkbar, die geeignet sind, ein Maß für eine Zeitdauer zu bestimmen, wie beispielsweise Integrationsverstärker.

20

Die Information, innerhalb welchen Zeitraums die unteren Schaltmittel eingeschaltet sind, erfolgt vorzugsweise über einen Transistor im Niederspannungsteil, der für die Dauer des Einschaltens der unteren Schaltmittel (T_4) ein Signal auf den Hoch-

25

- spannungsteil (HT) überträgt. Somit kann das einzige Signal, das vom Nieder-
spannungsteil zum Hochspannungsteil übertragen wird, zu einem Zeitpunkt übertragen
werden, zu dem die Ausgangsspannung U_a gleich Null ist. Dadurch ist die für die
Informationsübertragung benötigte Leistung minimal (z.B. 1mA bei 15V und 40%
5 Einschaltdauer = 6mW): Da der Transistor grundsätzlich im gesperrten Zustand ist,
wenn eine höhere Spannung an U_a anliegt, ist diese Leistung auch unabhängig von U_d .

- Zur Bestimmung des Einschaltzeitpunktes der oberen Schaltmittel kann ein zweiter
Schaltungsteil vorgesehen sein, der den Einschaltzeitpunkt t_{in3} der oberen Schaltmittel
10 in Abhängigkeit vom Spannungsverlauf der Ausgangsspannung U_a bestimmt. Hierfür
kann er beispielsweise eine zweite Spannungsanstiegserkennungsschaltung mit
mindestens einem Kondensator, einem Widerstand sowie einem Komparator,
insbesondere einem Schmitt-Trigger, aufweisen.
- 15 Mit dieser Spannungsanstiegserkennungsschaltung wird ein Wert für den Spannungs-
gradienten dU/dt der Ausgangsspannung U_a während der Totzeitphase vor dem
Einschalten der ersten Schaltmittel, während der die Spannung von Null auf U_d
ansteigt, bestimmt, wobei die Spannungsanstiegserkennungsschaltung ein Signal zum
Einschalten der oberen Schaltmittel abgibt, sobald der Spannungsanstieg von U_a
20 beendet ist.

- Der Einschaltzeitpunkt der oberen Schaltmittel kann beispielsweise auch über den Zeit-
punkt bestimmt werden, zu dem der Spannungsanstieg von U_a auf den Wert von U_d
beendet ist. Dies kann realisiert werden, indem die an U_a anliegende Spannung
25 gemessen und mit dem Wert von U_d mit Hilfe eines Komparators verglichen wird,
wobei der Komparator bei Erreichen des Wertes von U_d ein logisches Signal zum
Einschalten der oberen Schaltmittel abgibt.

- Alternativ kann ein zweiter Schaltungsteil vorgesehen sein mit Mitteln, die die Dauer
30 Δt_{tot1} der ersten Totzeitphase vor dem Einschalten der oberen Schaltmittel ($T3$) in

Abhängigkeit von der Dauer $\Delta t_{\text{tot}2}$ der zweiten Totzeitphase vor dem Einschalten der unteren Schaltmittel (T4) steuern. In diesem Fall ist die Steuerung des Einschaltzeitpunkts von dem Verlauf der Ausgangsspannung insofern abhängig, als die Totzeitphase vor dem Einschalten der unteren Schaltmittel durch den Zeitablauf bestimmt wird, der
5 notwendig ist, damit die Ausgangsspannung U_a nach Ausschalten der oberen Schaltmittel von U_d auf den Wert Null absinken kann. Auch kann der zweite Schaltungsteil Mittel aufweisen, die die Dauer $\Delta t_{\text{tot}1}$ der ersten Totzeitphase vor dem Einschalten der oberen Schaltmittel (T3) durch einen externen Zeitgeber steuern.

- 10 Hierzu kann das zweite Schaltungsteil mindestens eine zweite integrierende Schaltungsanordnung aufweisen, die für die Dauer $\Delta t_{\text{tot}2}$ der zweiten Totzeitphase oder für die Dauer eines Signals eines mit dem Niederspannungsteil verbundenen Zeitgebers, das innerhalb der Einschaltphase der unteren Schaltmittel auf den Hochspannungsteil übertragen wird, geladen und für die Dauer $\Delta t_{\text{tot}1}$ der ersten Totzeitphase entladen
15 wird. Der Aufbau dieser zweiten integrierenden Schaltungsanordnung kann bevorzugt dem Aufbau der ersten integrierenden Schaltungsanordnung entsprechen.

Des weiteren kann das Ende der Totzeitphase vor dem Einschalten der unteren Schaltmittel und somit der Zeitpunkt des Einschaltens der unteren Schaltmittel durch eine
20 Spannungsabfällerkennungsschaltung mit mindestens einem Kondensator, einem Widerstand sowie einem Komparator, insbesondere einem Schmitt-Trigger, bestimmt werden, mit der wie bereits bei der Spannungsanstiegserkennungsschaltung der Spannungsgradient dU/dt der Ausgangsspannung U_a , während sie von U_d auf Null abfällt, ausgewertet wird.

- 25 Im Ergebnis ist es möglich, nicht nur die oberen Schaltmittel des Hochspannungsteils der Treiberschaltung vollkommen unabhängig vom Taktsignal eines Taktgebers zu schalten, sondern auch den Niederspannungsteil so auszubilden, dass lediglich eine Signalflanke des Taktsignals benötigt wird, um die Einschaltdauer der unteren
30 Schaltmittel zu bestimmen und somit die dem resonanten Konverter zugeführte

Leistung an die daran anliegende Last anzupassen.

- Grundsätzlich kann der Lade- und Endladezyklus zur Bestimmung der Dauer von Einschaltzeiten bzw. von Totzeitphasen bei Verwendung von integrierenden
- 5 Schaltungsanordnungen vertauscht werden, so dass beispielsweise ein Integrationskondensator zur Bestimmung der Einschaltdauer der oberen Schaltmittel während der Einschaltdauer der unteren Schaltmittel von einem geladenen Zustand entladen wird und nachfolgend die oberen Schaltmittel solange eingeschaltet bleiben, bis der Integrationskondensator wieder vollständig aufgeladen ist. Für diese Umkehrung des
- 10 Funktionsprinzips sind schaltungstechnisch nur geringe Modifikationen notwendig, sie wird insoweit als gleichwirkende und naheliegende Alternative als unter den Schutzbereich der Ansprüche fallend angesehen.

- Mit der erfindungsgemäßen Treiberschaltung ist es möglich, den Leistungsbedarf für
- 15 die Umsetzung des Potentials an U_a um den Faktor 10 bis 100 zu reduzieren, wobei die Herstellungskosten für eine solche Schaltung gegenüber vorbekannten integrierten Treiberschaltungen im wesentlichen gleich sind.

- Die Erfindung wird nachstehend anhand von Zeichnungen, die ein Ausführungsbeispiel
- 20 zeigen, näher erläutert. Es zeigen:

- Fig. 1 ein Blockschaltbild für eine bevorzugte Treiberschaltung,
- Fig. 2 detailliertes Schaltbild für die Treiberschaltung aus Figur 1,
- Fig. 3 Signalverläufe für die Treiberschaltung gemäß Figuren 1 und 2, und
- 25 Fig. 4 ein Blockschaltbild für eine weitere bevorzugte Treiberschaltung.

- Das in Fig. 1 gezeigte Blockschaltbild zeigt eine Treiberschaltung für einen resonanten Konverter. Sie weist eine Halbbrückenschaltung mit einem oberen MOSFET T3 und einem unteren MOSFET T4, die in Reihe geschaltet sind, auf, wobei am oberen
- 30 MOSFET T3 die Eingangsgleichspannung U_d und an dem unteren MOSFET T4 ein

niedriges Potential anliegt, wobei zwischen den in Reihe geschalteten MOSFETs T3, T4 die Ausgangsspannung U_a über dem Massepotential abgegriffen wird. Parallel zum unteren MOSFET kann ein Kondensator C6 zur Einstellung von dU_a/dt_{max} vorgesehen werden.

5

Die Treiberschaltung umfasst einen Hochspannungsteil HT zum Steuern der Einschaltzeiten des MOSFETs T3 und einen Niederspannungsteil NT zum Steuern der Einschaltzeiten des MOSFETs T4, wobei die Einschaltzeiten der MOSFETs T3, T4 im Wechsel aufeinander folgen und durch Totzeitphasen T_{tot} voneinander getrennt sind.

10

Der Niederspannungsteil NT weist einen Eingang Supply (kurz S) für die Versorgungsspannung U_s sowie einen am Massepotential anliegenden Eingang GND auf. Des weiteren weist er einen Signaleingang dU/dt detect (kurz DET) auf, der über einen Kondensator C4 mit dem Potential U_a des Ausgangs der Halbbrückenschaltung verbunden ist. Der Niederspannungsteil NT ist über den Ausgang Out Side Low (kurz OSL) mit der Gateelektrode des MOSFETs T4 verbunden. Darüber hinaus ist der Niederspannungsteil NT über den Ausgang Signal Out (kurz SO) mit dem Hochspannungsteil 2 gekoppelt. Schließlich weist der Niederspannungsteil NT einen Takteingang Takt In (kurz TI) auf, an dem das Taktsignal eines Taktgebers 3 anliegt.

20

Der Hochspannungsteil HT weist einen Eingang High Side Supply (kurz HSS) für die Versorgungsspannung U_s sowie einen Ausgang High Side GND (kurz HSGND) auf, der mit dem Ausgang U_a der Halbbrückenschaltung verbunden ist. Der Eingang HSS wird über eine Boot-Strap-Schaltung C2, D4 gespeist, wobei der Eingang über eine Diode D4 an der Versorgungsspannung U_s anliegt und über einen Kondensator C2 mit HSGND der Halbbrückenschaltung, an der das Potential U_a anliegt, verbunden ist. Des weiteren weist er einen Signaleingang dU/dt detect (kurz DET) auf, der über einen Kondensator C3 mit dem Potential U_a des Ausgangs der Halbbrückenschaltung verbunden ist. Der Hochspannungsteil HT ist über den Ausgang Out Side High (kurz

30 OSH) mit der Gateelektrode des MOSFETs T3 verbunden. Darüber hinaus ist der

Hochspannungsteil HT über den Ausgang Signal In (kurz SI) mit dem Hochspannungsteil HT gekoppelt.

In Figur 2 ist ein detaillierteres Schaltbild dieser Treiberschaltung dargestellt. Im

- 5 Niederspannungsteil NT ist ein – hier taktflankengeschalteter - Flipflop FF2A vorgesehen, dessen Eingang 1 mit dem Ausgang einer Spannungsabfallerkennungsschaltung an dessen Reset-Eingang 2 mit dem Ausgang des Taktgebers 3 verbunden ist. Der Ausgang Q des Flipflops FF2A ist mit dem Eingang 1 eines Gate-Treibers Dr2A verbunden, dessen Ausgang 2 den Ausgang OLS des ICs speist und über einen Widerstand
- 10 R5 mit der Gateelektrode des unteren MOSFETs T4 verbunden ist.

Der Ausgang Q des Flipflops FF2A ist außerdem mit der Gateelektrode eines Transistors T2 verbunden, über den der Ausgang SO des Niederspannungsteils NT mit dem Massepotential GND kurzgeschlossen werden kann.

15

- Die Spannungsabfallerkennungsschaltung besteht aus einem Kondensator C4, der auf der einen Seite am Ausgangspotential Ua anliegt und der auf der anderen Seite über den dU/dt detect Eingang des ICs mit dem Eingang 1 eines Schmitt-Triggers G4A verbunden ist. Gleichzeitig ist diese Seite des Kondensators C4 über einen Widerstand R3
- 20 und einer parallel dazu geschalteten Diode D3 mit dem Versorgungsspannungseingang S verbunden, wobei die Diode D3 in Richtung zum Versorgungsspannungseingang S hin sperrt.

- Der Hochspannungsteil HS weist einen - ebenso taktflankengesteuerten - Flipflop
- 25 FF1A auf. An seinem Eingang 1 liegt der Ausgang einer Spannungsanstiegserkennungsschaltung an, an seinem Reset-Eingang 2 der Ausgang einer integrierenden Schaltungsanordnung zur Bestimmung der Dauer der Einschaltzeit des MOSFETs T3. Sein Ausgang Q ist über einen Gate-Treiber Dr1A mit dem Ausgang OSH des ICs verbunden, wobei der Ausgang des Gate-Treibers Dr1A über einen Widerstand R4 mit
- 30 der Gateelektrode des oberen MOSFETs T3 gekoppelt ist.

Die Spannungsanstiegserkennungsschaltung weist einen Schmitt-Trigger G1A auf, dessen Eingang 1 zum einen über einen Widerstand R1 und einer dazu parallel geschalteten Diode D1 mit dem Eingang HSS des ICs verbunden ist, wobei die Diode D1 in Richtung zum Eingang HSS sperrt. Auch ist der Eingang 1 des Schmitt-Triggers G1A direkt über den Ausgang dU/dt detect des Hochspannungsteils HT mit dem Kondensator C1 verbunden, der den oberen MOSFET T3 mit der Ausgangsspannung U_d versorgt.

Die integrierende Schaltungsanordnung ist vorliegend vereinfacht dargestellt. Sie umfasst den Kondensator C3, dessen eine Seite am Potential der Ausgangsspannung U_a anliegt, das das Massepotential HSGND für den Hochspannungsteil HT der Treiberschaltung ist. Die andere Seite des Kondensators C3 ist über einen ersten Schalter S1 mit einer ersten Konstantstromquelle I1 und über einen zweiten Schalter S2 mit einer zweiten Konstantstromquelle I2 verbunden. Die erste Konstantstromquelle I1 wird vom Eingang HSS des ICs versorgt und lädt den Kondensator C3 bei eingeschaltetem erstem Schalter S1 mit einem konstanten Strom auf. Die zweite Konstantstromquelle I2 wird bei eingeschaltetem zweiten Schalter S2 vom Kondensator C3 gespeist und entlädt den Kondensator C3 mit einem konstanten Strom, wobei der Ausgang der zweiten Konstantstromquelle am mit der Ausgangsspannung U_a gleitenden Massepotential HSGND anliegt. Der Schalter S1 wird vom Signal am Ausgang 2 eines Schmitt-Triggers G2A gesteuert. Der Eingang 1 des Schmitt-Triggers G2A ist zum einen mit dem Transistor T2 im Niederspannungsteil NT gekoppelt, zum anderen über einen Widerstand R2, einer dazu parallel geschalteten Diode D2 und einem ebenso dazu parallel geschalteten Transistor T1 mit dem Eingang HSS verbunden. Die Gateelektrode des Transistors T1 ist mit dem Ausgang 2 des Schmitt-Triggers G1A gekoppelt.

Der zweite Schalter S2 wird über den Ausgang Q vom Flipflop FF1A gesteuert.

Die Gateelektrode des oberen MOSFETs T3 ist über den Widerstand R4 mit dem Ausgang OSH des Hochspannungsteils HT verbunden. Der Ausgang OSH wird vom

Ausgang 2 eines Gate-Treibers DR1A gespeist, an dessen Eingang das am Ausgang Q eines Flipflops FF1A anliegende logische Signal anliegt. Am Eingang des Flipflops FF1A liegt zum einen der Ausgang einer Spannungsanstiegserkennungsschaltung und zum anderen der Ausgang eines ersten Spannungsteils zum Bestimmen der Einschalt-
5 dauer des oberen MOSFETs T3 an.

Den in Figur 3 dargestellten Signalverläufe lässt sich folgender Ablauf eines Taktzyklus entnehmen.

10 Zum Start des Taktzyklus liegt am Reset-Eingang des Flipflops FF2A ein Taktsignal auf dem logischem Pegel 0 (kurz "0") und ein Ausgangssignal vom Schmitt-Trigger G4A auf dem logischem Pegel 1 (kurz "1") an, so dass Ausgang Q vom Flipflop FF2A "1" ist und der Transistor T4 über den Gate-Treiber Dr2A eingeschaltet ist. Das Potential des Ausgangs Ua ist gleich dem Massepotential.

15

Transistor T2 überträgt das Ausgangssignal vom Flipflop FF2A auf den Hochspannungsteil 2 an den Signaleingang 1 vom Schmitt-Trigger G2A. Der Ausgang 2 von G2A führt "1" und aktiviert über den Schalter S1 die Stromquelle I1. Der Kondensator C3 wird geladen. Der Ausgang Q von FF1A ist "0", so dass der MOSFET T3 ausge-
20 schaltet ist.

20

Der Takt des Taktgebers 3 wechselt zu "1". Der Flipflop FF2A wird auf "0" zurückgesetzt, so dass Transistor T2 und - über den Gate-Treiber Dr2A - MOSFET T4 ausgeschaltet werden. Am Ausgang 2 von Schmitt-Trigger G2A liegt "0" an, so dass
25 der Schalter S1 geöffnet wird. Der Kondensator C3 wird hierdurch abgeklemmt und hält seine Spannung.

Während der Totzeit, in der beide MOSFETs T3 und T4 ausgeschaltet sind, steigt das Potential Ua aufgrund der in den induktiven Elementen des resonanten Konverters
30 gespeicherten Energie vom Massepotential auf die Spannung Ud an. Der Spannungsan-

stieg wird dabei durch den Kondensator C6 und die internen Kapazitäten der MOSFETs T3 und T4 begrenzt. Es fließt ein kleiner Teil des Stroms durch die Kondensatoren C1 und C4. Der Strom im Kondensator C4 fließt durch die Diode D3 in den Kondensator C5. Der Strom im Kondensator C1 erzeugt einen Spannungsabfall am Widerstand R1, so
5 dass der Ausgang 2 vom Schmitt-Trigger G1A auf "0" wechselt und der Transistor T1 eingeschaltet wird, und Störungen am Eingang von G2A durch die Drain-Source-Kapazität von T2 verhindert.

Wenn der Spannungsanstieg von Ua auf Ud beendet ist, wechselt der Ausgang 2 vom
10 Schmitt-Trigger G1A wieder auf "1", so dass das Flipflop FF1A gesetzt und der MOSFET T3 über den Gate-Treiber Dr1A eingeschaltet wird. Gleichzeitig wird über den auf "1" stehenden Ausgang Q des Flipflops FF1A der Schalter S2 eingeschaltet, so dass der Kondensator C3 mit der Stromquelle I2 verbunden ist und entladen wird. Gleichzeitig liegt mit Einschalten des Schalters S2 die Kondensatorspannung am
15 Eingang 1 des Schmitt-Triggers G3A an, an dessen Ausgang 2 dann "0" anliegt. Der Kondensator C3 wird entladen, bis die an ihm anliegende Spannung die Schaltschwelle von G3A erreicht. Zu diesem Zeitpunkt wechselt der Ausgang 2 vom Schmitt-Trigger G3A auf "1" und setzt das Flipflop FF1A zurück, so dass der Schalter S2 geöffnet und der MOSFET T3 ausgeschaltet wird. Mit Öffnen des Schalters S2 ist der Entladevor-
20 gang des Kondensators C3 beendet.

Es folgt eine weitere Totzeit, während der die Spannung Ua am Ausgang der Halbbrückenschaltung auf das Massepotential abfällt. Dabei fließt erneut ein Strom durch die Kondensatoren C1 und C4. Der Strom durch den Kondensator C1 fließt durch die
25 Diode D1 in den Kondensator C2. Der Strom im Kondensator C4 erzeugt einen Spannungsabfall am Widerstand R3. Hierdurch schaltet der Ausgang 2 vom Schmitt-Trigger G4A auf "0". Der Strom durch die Drain-Source-Kapazität vom Transistor T2 fließt durch die Diode D2 in den Kondensator C2.

Das Taktsignal vom Signalgeber 3 wechselt auf "0". Das Tastverhältnis hat allerdings keinen Einfluss auf die Schaltvorgänge im Niederspannungsteil NT, da die Schaltung nur die positive Flanke des Signals über den Reset-Eingang des Flipflops FF2A zur Frequenzeinstellung verwendet.

5

Mit Ende des Spannungsabfalls von Ua auf das Massepotential wechselt der Ausgang 2 vom Schmitt-Trigger G4A auf "1". Hierdurch wird das Flipflop FF2A gesetzt und der Transistor T2 sowie – über den Gate-Treiber Dr2A - der MOSFET T4 eingeschaltet. Damit beginnt ein neuer Taktzyklus.

10

Figur 4 zeigt ein Blockschaltbild einer anderen Ausführung der erfindungsgemäßen Treiberschaltung. Sie unterscheidet sich gegenüber der zuvor beschriebenen dadurch, dass sie keine Schaltungsteile zur Spannungsanstiegs- bzw. Spannungsabfallerkennung aufweist. Statt dessen gibt das Taktsignal des Taktgebers 3 nicht nur das Signal zum

15 Ausschalten des unteren MOSFETs T4, sondern auch die Totzeit vor dem Einschalten des unteren MOSFETs T4 vor. Um die Dauer der zweiten Totzeit vor dem Einschalten des oberen MOSFETs T3 und damit den Zeitpunkt zum Einschalten des MOSFETs T3 zu bestimmen, ist eine zweite integrierende Schaltungsanordnung mit einem Kondensator C4 vorgesehen, die genauso aufgebaut ist wie die erste integrierende Schaltungs-
20 anordnung und innerhalb der Dauer der Einschaltphase des unteren MOSFETs T4 für die gewünschte Dauer der Totzeitphase vor dem Einschalten des MOSFETs T3 aufgeladen sowie während der Dauer der Totzeitphase vor dem Einschalten des oberen MOSFETs T3, die in der Regel der Dauer der Totzeitphase vor dem Einschalten des MOSFETs T4 entspricht, entladen wird. Hierzu wird für die Dauer der Totzeitphase vor
25 dem Einschalten des unteren MOSFETs T4 ein zweites Signal vom Niederspannungsteil NT an den Hochspannungsteil HT übergeben.

PATENTANSPRÜCHE

1. Treiberschaltung zur Steuerung von oberen und unteren Schaltmitteln (T_3 , T_4) zum Umsetzen einer Gleichspannung U_d in eine getaktete Ausgangsspannung U_a für einen resonanten Konverter mit einem Hochspannungsteil (HT) zur Steuerung der oberen Schaltmittel (T_3) und einem Niederspannungsteil (NT) zur Steuerung der unteren
- 5 Schaltmittel (T_4), die die Schaltmittel (T_3 , T_4) im Wechsel zueinander einschalten, wobei die Einschaltphasen der Schaltmittel (T_3 , T_4) durch Totzeitphasen voneinander getrennt sind,
- gekennzeichnet durch einen ersten Schaltungsteil, der die Einschaltdauer $\Delta t_{\text{ein}3}$ der oberen Schaltmittel (T_3) in Abhängigkeit von der Einschaltdauer $\Delta t_{\text{ein}4}$ der unteren
- 10 Schaltmittel (T_4) steuert, und Steuersignale vom Niederspannungsteil (NT) ausschließlich während der Einschaltdauer $\Delta t_{\text{ein}4}$ der unteren Schaltmittel (T_4) erhält.
2. Treiberschaltung nach Anspruch 1,
- dadurch gekennzeichnet,
- 15 dass der erste Schaltungsteil mindestens eine erste integrierende Schaltungsanordnung aufweist, die während der Einschaltdauer $\Delta t_{\text{ein}4}$ der unteren Schaltmittel (T_4) geladen wird und während der Einschaltdauer $\Delta t_{\text{ein}3}$ der oberen Schaltmittel (T_3) entladen wird.
3. Treiberschaltung nach Anspruch 2,
- 20 dadurch gekennzeichnet,
- dass die erste integrierende Schaltungsanordnung mindestens einen Integrationskondensator (C_3) sowie eine Ladeschaltung und eine Entladeschaltung aufweist.

4. Treiberschaltung nach Anspruch 3,

dadurch gekennzeichnet,

dass die Ladeschaltung und die Entladeschaltung jeweils eine Konstantstromquelle (I_1 , I_2) aufweisen.

5

5. Treiberschaltung nach einem der Ansprüche 2 bis 4,

gekennzeichnet durch einen Transistor (T_2) im Niederspannungsteil (NT), der für die Dauer des Einschaltens der unteren Schaltmittel (T_4) ein Signal auf den Hochspannungsteil (HT) überträgt.

10

6. Treiberschaltung nach einem der Ansprüche 1 bis 5,

gekennzeichnet durch einen zweiten Schaltungsteil, der den Einschaltzeitpunkt t_{ein3} der oberen Schaltmittel in Abhängigkeit vom Spannungsverlauf der Ausgangsspannung U_a bestimmt.

15

7. Treiberschaltung nach Anspruch 6,

dadurch gekennzeichnet,

dass der zweite Schaltungsteil eine Spannungsanstiegserkennungsschaltung mit mindestens einem Kondensator (C_1), einem Widerstand (R_1) sowie einem Komparator (G1A), insbesondere einem Schmitt-Trigger, aufweist.

20

8. Treiberschaltung nach einem der Ansprüche 1 bis 5,

gekennzeichnet durch einen zweiten Schaltungsteil mit Mitteln, die die Dauer Δt_{tot1} der ersten Totzeitphase vor dem Einschalten der oberen Schaltmittel (T_3) in Abhängigkeit

25

von der Dauer Δt_{tot2} der zweiten Totzeitphase vor dem Einschalten der unteren Schaltmittel (T_4) oder einem mit dem Niederspannungsteil (NT) verbundenen Zeitgeber steuern.

9. Treiberschaltung nach Anspruch 8,

dadurch gekennzeichnet,

dass der zweite Schaltungsteil mindestens eine zweite integrierende

Schaltungsanordnung aufweist, die für die Dauer Δt_{tot2} der zweiten Totzeitphase oder

- 5 für die Dauer eines Signals des externen Zeitgebers geladen wird und für die Dauer der Δt_{tot1} der ersten Totzeitphase entladen wird.

10. Treiberschaltung nach Anspruch 9,

dadurch gekennzeichnet,

- 10 dass der Aufbau der zweiten integrierenden Schaltungsanordnung dem Aufbau der ersten integrierenden Schaltungsanordnung entspricht.

11. Treiberschaltung nach einem der Ansprüche 1 bis 10,

gekennzeichnet durch eine Spannungsabfallerkennungsschaltung mit mindestens einem

- 15 Kondensator (C_4), einem Widerstand (R_3) sowie einem Komparator (G4A), insbesondere einem Schmitt-Trigger zum Bestimmen des Einschaltzeitpunkts t_{ein4} für die unteren Schaltmittel (T_4) aufweist.

12. Resonanter Konverter mit einer Treiberschaltung zur Steuerung von oberen und

- 20 unteren Schaltmitteln (T_3 , T_4) zum Umsetzen einer Gleichspannung U_d in eine getaktete Ausgangsspannung U_a für den resonanten Konverter mit einem Hochspannungsteil (HT) zur Steuerung der oberen Schaltmittel (T_3) und einem Niederspannungsteil (NT) zur Steuerung der unteren Schaltmittel (T_4), die die Schaltmittel (T_3 , T_4) im Wechsel zueinander einschalten, wobei die Einschaltphasen der Schaltmittel (T_3 , T_4) durch

- 25 Totzeitphasen voneinander getrennt sind,

gekennzeichnet durch einen ersten Schaltungsteil, der die Einschaltdauer Δt_{ein3} der oberen Schaltmittel (T_3) in Abhängigkeit von der Einschaltdauer Δt_{ein4} der unteren Schaltmittel (T_4) steuert, und Steuersignale vom Niederspannungsteil (NT) ausschließlich während der Einschaltdauer Δt_{ein4} der unteren Schaltmittel (T_4) erhält.

ZUSAMMENFASSUNG

Treiberschaltung zur Steuerung eines resonanten Konverters

Um den Wirkungsgrad einer Treiberschaltung zur Steuerung von oberen und unteren Schaltmitteln (T3, T4) zum Umsetzen einer Gleichspannung U_d in eine getaktete

- 5 Ausgangsspannung U_a für einen resonanten Konverter mit einem Hochspannungsteil (HT) zur Steuerung der oberen Schaltmittel (T3) und einem Niederspannungsteil (NT) zur Steuerung der unteren Schaltmittel (T4), die die Schaltmittel (T3, T4) im Wechsel zueinander einschalten, wobei die Einschaltphasen der Schaltmittel (T3, T4) durch Totzeitphasen voneinander getrennt sind, zu verbessern, ist ein erster Schaltungsteil
- 10 vorgesehen, der die Einschaltdauer Δt_{in3} der oberen Schaltmittel (T3) in Abhängigkeit von der Einschaltdauer Δt_{in4} der unteren Schaltmittel (T4) steuert, und Steuersignale vom Niederspannungsteil (NT) ausschließlich während der Einschaltdauer Δt_{in4} der unteren Schaltmittel (T4) erhält.

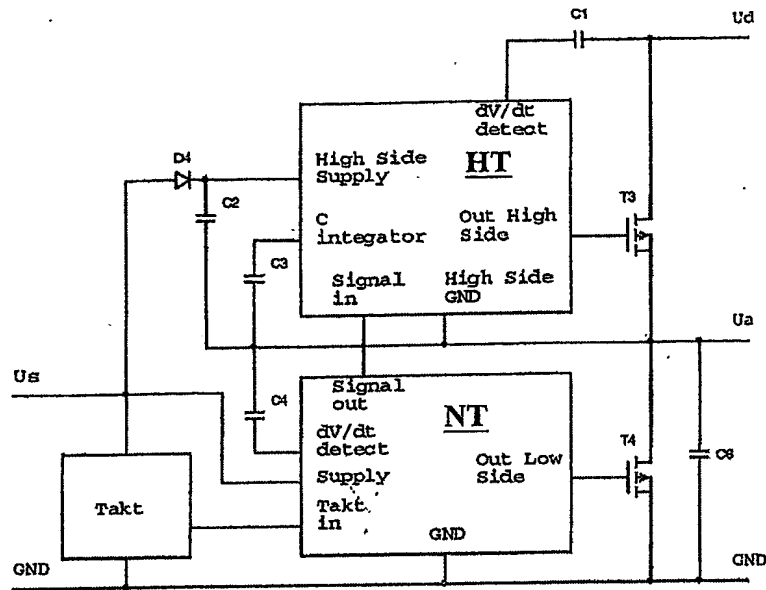


Fig. 1

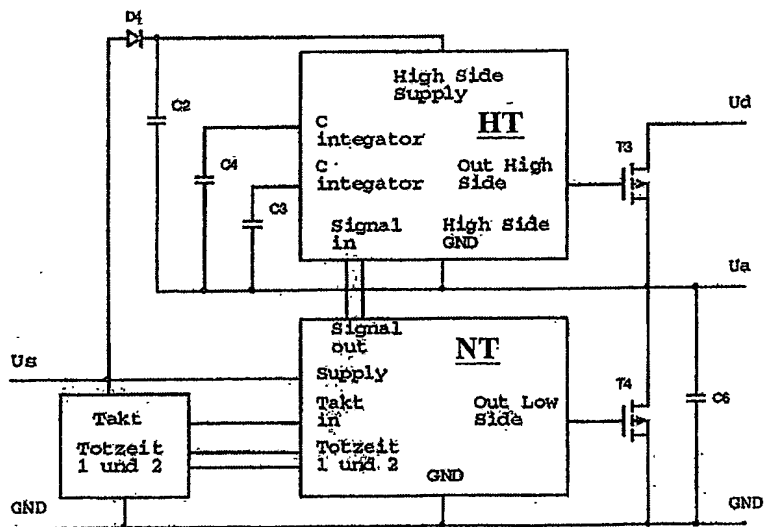


Fig. 4

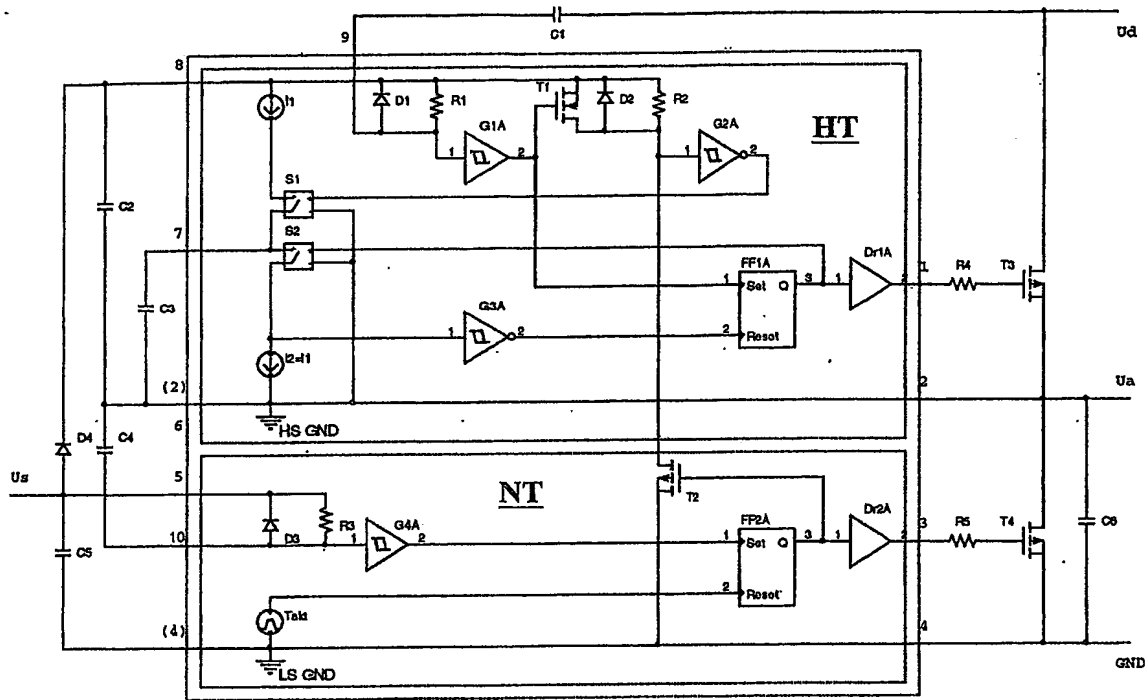


Fig. 2

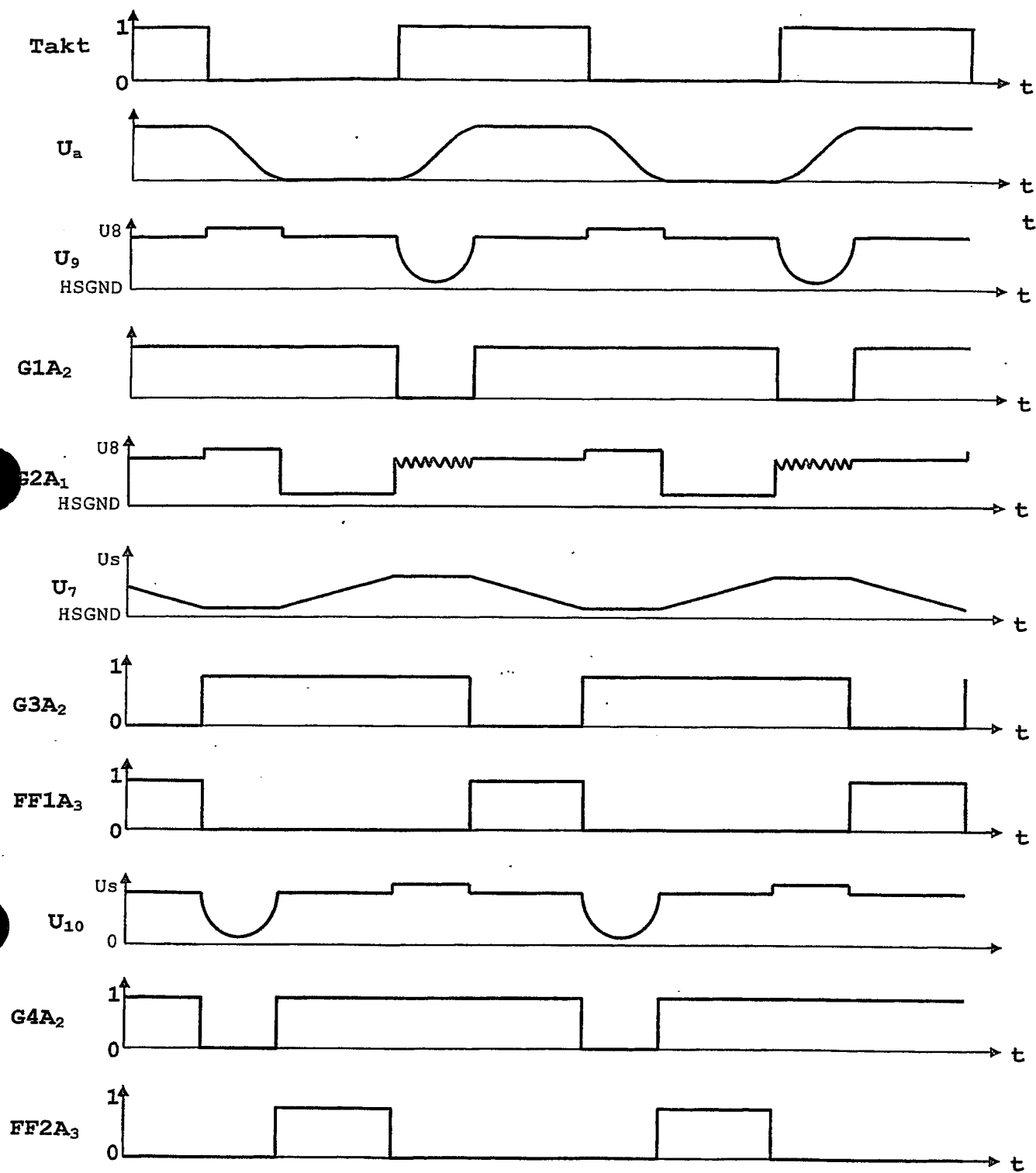


Fig. 3